

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

9503651

Basic Patent (No,Kind,Date): JP 2242226 A2 900926 <No. of Patents: 001>

PRODUCTION OF LIQUID CRYSTAL DISPLAY DEVICE (English)

Patent Assignee: MATSUSHITA ELECTRONICS CORP

Author (Inventor): HAYASHI SHINICHIRO; YAMAMOTO ATSUYA; SENDA KOJI;
FUJII EIJI; EMOTO FUMIAKI

IPC: *G02F-001/1333; G02F-001/136; G09F-009/35

JAPIO Reference No: 140565P000032

Language of Document: Japanese

Patent Family:

| Patent No | Kind | Date | Applic No | Kind | Date |
|------------|------|--------|------------|------|----------------|
| JP 2242226 | A2 | 900926 | JP 8962045 | A | 890316 (BASIC) |

Priority Data (No,Kind,Date):

JP 8962045 A 890316

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

03266726 **Image available**

PRODUCTION OF LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: **02-242226** [JP 2242226 A]

PUBLISHED: September 26, 1990 (19900926)

INVENTOR(s): HAYASHI SHINICHIRO

 YAMAMOTO ATSUYA

 SENDA KOJI

 FUJII EIJI

 EMOTO FUMIAKI

APPLICANT(s): MATSUSHITA ELECTRON CORP [000584] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 01-062045 [JP 8962045]

FILED: March 16, 1989 (19890316)

INTL CLASS: [5] G02F-001/1333; G02F-001/136; G09F-009/35; G09F-009/35

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9
 (COMMUNICATION -- Other)

JAPIO KEYWORD: R004 (PLASMA); R011 (LIQUID CRYSTALS); R119 (CHEMISTRY -- Heat Resistant Resins)

JOURNAL: Section: P, Section No. 1143, Vol. 14, No. 565, Pg. 32,
 December 17, 1990 (19901217)

ABSTRACT

PURPOSE: To provide the process for production of the liquid crystal display device having high reliability by smoothing the steps formed on picture elements by gate signal lines and source signal lines by a coated smoothing film and then executing rubbing of a liquid crystal oriented film.

CONSTITUTION: The steps formed on the picture elements by the gate signal lines 18 from a vertical scanning circuit and the source signal lines 9 from a horizontal scanning circuit are smoothed by the coated smoothing film 13 and thereafter, the rubbing of the liquid crystal oriented film 14 is executed to produce the liquid crystal display device having the matrix-shaped picture element part having thin-film transistors TFT on a substrate 1, the perpendicular scanning circuit and horizontal scanning circuit for controlling the driving of the picture elements, and bonding pads, etc. The rubbing of the liquid crystal oriented film 14 is well executed over the entire area of the picture element part in this way and, therefore, the liquid crystal display device which obviates the degradation in an opening rate and has the high reliability is obtained

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-242226

⑬ Int. Cl.⁵

G 02 F 1/1333
1/136
G 09 F 9/35

識別記号

5 0 5
5 0 0
3 0 8

Z

庁内整理番号

8806-2H
7370-2H
6422-5C
6422-5C

⑭ 公開 平成2年(1990)9月26日

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 液晶表示装置の製造方法

⑯ 特 願 平1-62045

⑰ 出 願 平1(1989)3月16日

| | | | |
|---------|------------|------------------|-------------|
| ⑱ 発 明 者 | 林 慎 一 郎 | 大阪府門真市大字門真1006番地 | 松下電子工業株式会社内 |
| ⑱ 発 明 者 | 山 本 敦 也 | 大阪府門真市大字門真1006番地 | 松下電子工業株式会社内 |
| ⑱ 発 明 者 | 千 田 耕 司 | 大阪府門真市大字門真1006番地 | 松下電子工業株式会社内 |
| ⑱ 発 明 者 | 藤 井 英 治 | 大阪府門真市大字門真1006番地 | 松下電子工業株式会社内 |
| ⑱ 発 明 者 | 江 本 文 昭 | 大阪府門真市大字門真1006番地 | 松下電子工業株式会社内 |
| ⑲ 出 願 人 | 松下電子工業株式会社 | 大阪府門真市大字門真1006番地 | |
| ⑳ 代 理 人 | 弁理士 星野 恒 司 | | |

明 細 書

1. 発明の名称 液晶表示装置の製造方法

2. 特許請求の範囲

基板上に、薄膜トランジスタを有する画素複数により構成する画素部、その画素を駆動制御する垂直走査回路および水平走査回路、およびボンディング・パッド等を有する液晶表示装置の製造において、上記、垂直走査回路からのゲート信号線、水平走査回路からのソース信号線による上記画素上に形成される段差を、塗布平滑化膜により平滑にしてから液晶配向膜のラビングを行なうことを特徴とする液晶表示装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、ラップトップパソコン等の表示装置として用いる液晶表示装置の製造方法に関する。

(従来の技術)

近年、液晶表示装置は軽量、薄形、低消費電力、あるいは低価格等の特徴を有して、従来のCRT

表示装置に代って小型、軽量、平板性が要求されるラップトップパソコン、あるいは可搬型測定器等の表示装置として用いられている。

第4図、第5図は従来の液晶表示装置の製造方法を説明する画素部の部分断面図、第6図は同じく概略平面図である。

これらの図において、41は石英基板、42はゲート酸化膜、43はゲート電極、44はソース領域、45はドレイン領域、46は第1の層間絶縁膜、47はソース・コンタクト、48はドレイン・コンタクト、49はコンタクト膜、50は画素電極、51は保護膜、52は液晶配向膜、53は共通電極、54は上面ガラス板、55は液晶、56はソース信号線、57はゲート信号線、58はボンディング・パッド、59は画素部、60は垂直走査回路、61は水平走査回路である。

まず、第4図を参照して、石英基板1上に形成させたポリシリコン層をフォトリソistをマスクにして、ドライエッチングすることによりトランジスタ領域を形成し、この上にチャネル領域を形成するため熱酸化シリコン層を形成して、フォト

レジストをマスクにドライエッチングによりチャネル領域とすべき領域上にゲート酸化膜42を形成する。

次にポリシリコン層を形成し、フォトレジストをマスクにしてドライエッチングすることによってポリシリコンによるゲート電極43とゲート信号線57(第6図)を形成する。その後フォトレジストをマスクにしてトランジスタ領域上にP⁺またはAs⁺をイオン注入し、n⁺領域のソース領域44とドレイン領域45とを形成する。

さらに、ソース・コンタクト用の窓とドレイン・コンタクト用の窓を形成した層間絶縁膜46を、酸化シリコン膜(NSG: Non-doped Silicate Glass)により形成し、Al-Si合金膜によるソース・コンタクト47およびドレイン・コンタクト48を形成すると同時に、ソース信号線56とボンディング・パッド58(第6図)を形成する。

その後Cr等によるコンタクト膜49を形成してから、酸化インジウム錫(Indium Tin Oxide—以下ITOと記す)膜等による画素電極50を形成

し、窒化シリコン膜による保護膜51を形成する。上記のようにCMOSプロセスで第6図に示す画素部59を形成させ、同時に垂直走査回路60および水平走査回路61を形成する。

次に液晶工程によって画素部59(第6図)上に液晶配向膜52を形成しラビング後、液晶55の注入、石英基板1を対向する共通電極53を形成した上面ガラス板54の接着、液晶55の封止等を経て液晶表示装置が製造されていた。

(発明が解決しようとする課題)

しかしながら、上記の液晶表示装置の製造方法では、液晶表示装置の小型化、高解像度化が進み、特に画素が小形になれば画素部上に配線されるソース信号線やゲート信号線により段差が形成され、そのため製造の液晶工程において、液晶配向膜のラビングを行なう際に、画素部上の段差近傍に形成されている液晶配向膜が十分にラビングされずに、段差近傍の液晶の配向が不完全になる。それによる開口率の低下は液晶としての表示品質を劣化させる問題を生じている。

本発明は上述に鑑み、液晶工程における液晶配向膜が十分にラビングされないことに起因する液晶の不完全配向を防止し、信頼性の高い液晶表示装置の製造方法の提供を目的とする。

(課題を解決するための手段)

本発明は上記の目的を、基板上に、薄膜トランジスタ(TFT: Thin Film Transistor)を有する画素複数により構成する画素部、その画素を駆動制御する垂直走査回路および水平走査回路、およびボンディング・パッド等を有する液晶表示装置の製造において、上記、垂直走査回路からのゲート信号線、水平走査回路からのソース信号線による上記画素上に形成される段差を、塗布平滑化膜により平滑にしてから液晶配向膜のラビングを行なう製造方法によって達成する。

(作 用)

本発明は上記の構成による塗布平滑化膜によって、ソース信号線とゲート信号線により形成される段差が排除されるから、製造中の液晶工程で液晶配向膜のラビングが画素部全域において良好に

行なわれ、したがって開口率の低下がない信頼性の高い液晶表示装置となる。

(実施例)

以下、本発明を画素サイズが100 μ m程度の実施例により図面を用いて説明する。

第1図は本発明の一実施例を示す液晶表示装置の画素部の、E-F線(第2図)断面図、第2図は、その画素部の部分平面図、第3図は同じく平面構成図である。

これらの図において、1は石英基板、2はゲート酸化膜、3はゲート電極、4はソース領域、5はドレイン領域、6は第1の層間絶縁膜、7はソース・コンタクト、8はドレイン・コンタクト、9はソース信号線、10は第2の層間絶縁膜、11はコンタクト膜、12は画素電極、13は塗布平滑化膜、14は液晶配向膜、15は共通電極、16は上面ガラス板、17は液晶、18はゲート信号線、19はボンディング・パッド、20は画素部、21は垂直走査回路、そして22は水平走査回路である。

第1図の断面図を参照して、まず石英基板1上

に減圧CVD法によって、厚さ0.2 μ m程度のポリシリコン層を形成し、フォトリジストをマスクとしてプラズマエッチングによりトランジスタ領域を形成後、チャネル領域を形成するために、熱酸化による厚さ0.1 μ m程度の酸化シリコン層を形成した上に、減圧CVD法により厚さ0.3 μ m程度のポリシリコン層を形成、それをさらにフォトリジストをマスクにプラズマエッチングにより、ポリシリコンのゲート電極3と、第3図または第2図に示すゲート信号線18を形成する。

その後、フォトリジストをマスクにしてウェットエッチングによりチャネル領域上にゲート酸化膜2を形成する。

次にフォトリジストをマスクにしてトランジスタ領域上に、P⁺またはAs⁺を注入し、n⁺領域のソース領域4とドレイン領域5とを形成する。

その後、常圧CVD法によって厚さ1 μ m程度のNSG膜を形成し、フォトリジストをマスクにして反応性イオンエッチングにより、ソース・コンタクト用窓とドレイン・コンタクト用の窓を形成

した層間絶縁膜6を形成する。

次にDCバイアス・スパッタ法によって厚さ1 μ m程度のAl-Si合金膜を形成し、フォトリジストをマスクとしたウェットエッチングにより、ソース・コンタクト7、ドレイン・コンタクト8を形成すると同時に、第3図に示すソース信号線9と、ボンディング・パッド18を形成する。

その後、プラズマCVD法で厚さ0.3 μ m程度の窒化シリコン層を形成し、フォトリジストをマスクにして反応性イオンエッチングにより画素電極12用とドレイン・コンタクト8用の窓を設けた第2の層間絶縁膜10を形成する。

そして画素電極12として、たとえば、ITOの酸化膜を用いるために、酸化膜の作成時にドレイン・コンタクト8のAl-Si合金を覆うように、酸化困難な金属、Cr膜やNi膜を高周波マグネトロンスパッタ法により、厚さ0.2 μ m程度形成してから、フォトリジストをマスクにしてウェットエッチングしてコンタクト膜11を形成する。

その上に、同様に高周波マグネトロンスパッタ

法により、厚さ0.1 μ m程度のITO膜を形成後、フォトリジストをマスクにしてウェットエッチングにより画素電極12を形成する。

そして、たとえばSi(OH)₄等のSOG (Spin on Glass; 以下SOGという) を厚さ0.2 μ m程度にスピニングコート法により塗布してから、200℃程度の温度で焼成し、溶剤の揮発および脱水縮合反応を進行させ、SiO₂化することにより、塗布平滑化膜13を保護膜を兼ねて形成する。

以上のようにして第3図の画素部20が形成すると同時に、CMOSプロセスによる垂直走査回路21、水平走査回路22とを形成する。

この後、液晶工程でポリイミド系樹脂による液晶配向膜14を形成し、ラビングを行なった後、液晶17を注入し石英基板1に対応させて共通電極15を形成した液晶封止用の上面ガラス板16を接合、液晶の封止を行なうことによって液晶表示装置が製造される。

以上詳細に本発明を一実施例により説明したが、塗布平滑化膜として用いた無機系のSOGは、そ

れに限らず有機系のポリイミド系樹脂を用いてもよく、希釈ケイ酸ソーダからイオン交換樹脂によりナトリウムを除いたケイ酸溶液とし、その一部を熟成した密度の高い粒子を残りの溶液で成長させたシリカゾルであってもよい。またTFTとしてP⁺やAs⁺をイオン注入したn型トランジスタを使用して説明したが、これはB⁺をイオン注入したp型トランジスタであってもよく、画素部、垂直走査回路、水平走査回路またはTFTの構造等について本発明は限定されるものではない。

(発明の効果)

以上、詳細に説明して明らかなように本発明は、基板上にTFTを有する画素部、垂直走査回路、水平走査回路、あるいはボンディング・パッド等が形成され、それらの間に必要な配線がなされた液晶表示装置の製造方法において、上記画素部上に形成されるソース信号線およびゲート信号線により形成される段差に、塗布平滑化膜を設けて配向膜のラビングを行なうようにしたので、ラビングが十分良好に行なわれて液晶の未配向がなくな

ため、開口率が高い信頼性のある液晶表示装置が製造できる効果がある。

平走査回路。

4. 図面の簡単な説明

特許出願人 松下電子工業 株式会社

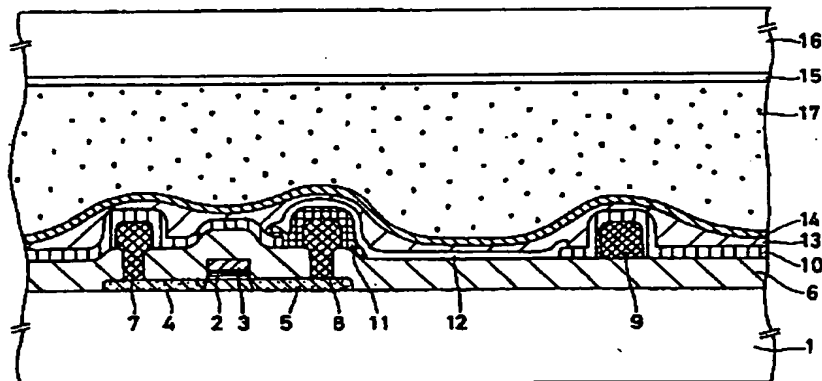
代理人 星 野 恒 司



第1図は本発明の一実施例の要部断面図、第2図は同じく画素部の部分平面図、第3図は同じく概略平面図、第4図、第5図は従来の液晶表示装置の製造方法を説明する画素部の部分断面図、第6図は同じく概略平面図である。

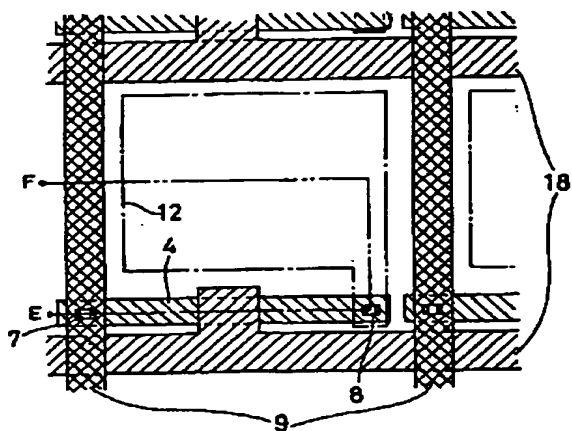
- 1 … 石英基板、 2 … ゲート酸化膜、
- 3 … ゲート電極、 4 … ソース領域、
- 5 … ドレイン領域、 6 … (第1の)層間絶縁膜、 7 … ソース・コンタクト、
- 8 … ドレイン・コンタクト、 9 … ソース信号線、 10 … (第2の)層間絶縁膜、
- 11 … コンタクト膜、 12 … 画素電極、
- 13 … 塗布平滑化膜、 14 … 液晶配向膜、
- 15 … 共通電極、 16 … 上面ガラス板、
- 17 … 液晶、 18 … ゲート信号線、
- 19 … ボンディング・パッド、 20 … 画素部、 21 … 垂直走査回路、 22 … 水

第1図



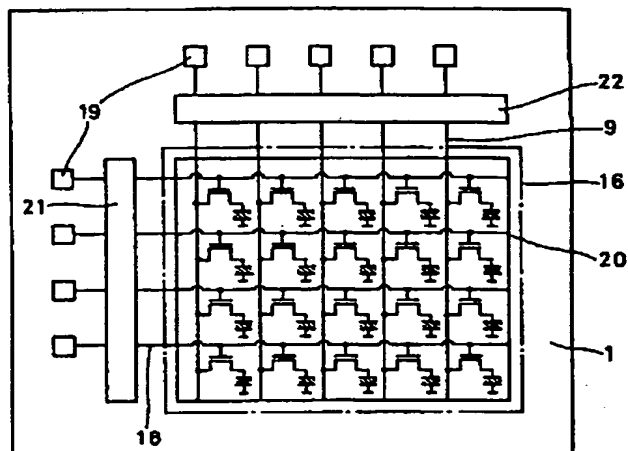
- | | |
|--------------|-----------|
| 1-石英基板 | 10-層間絶縁膜 |
| 2-ゲート酸化膜 | 11-コンタクト膜 |
| 3-ゲート電極 | 12-画素電極 |
| 4-ソース領域 | 13-塗布平滑化膜 |
| 5-ドレイン領域 | 14-液晶配向膜 |
| 6-層間絶縁膜 | 15-共通電極 |
| 7-ソース・コンタクト | 16-上面ガラス板 |
| 8-ドレイン・コンタクト | 17-液晶 |
| 9-ソース信号線 | |

第2図



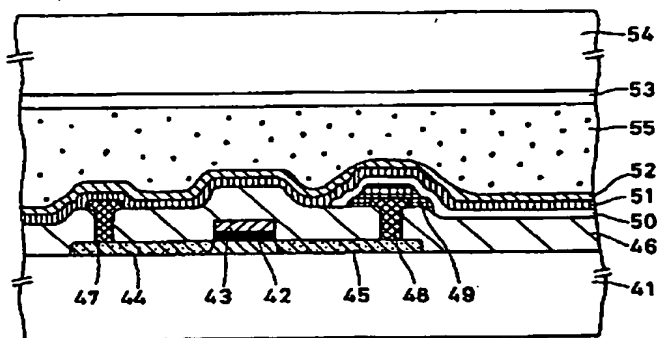
- 18--ゲート信号線
- 4--ソース領域
- 5--ドレイン領域
- 7--ソース・コンタクト
- 8--ドレイン・コンタクト
- 9--ソース信号線
- 12--画素電極

第3図



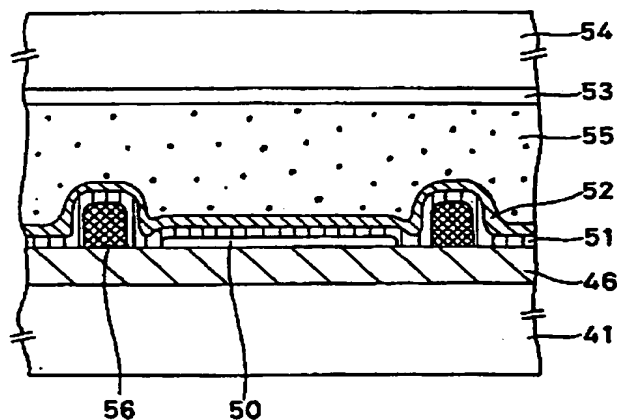
- 1--石英基板
- 18--ゲート信号線
- 9--ソース信号線
- 19--ボンディング・パッド
- 16--上面ガラス板
- 20--画素部
- 21--共通走査回路
- 22--水平走査回路

第4図



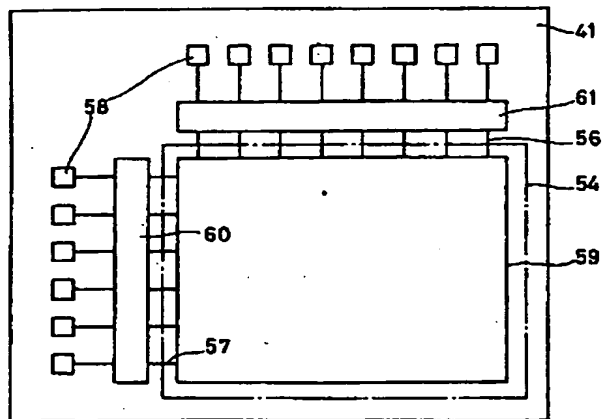
- 41--石英基板
- 42--ゲート酸化膜
- 43--ゲート電極
- 44--ソース領域
- 45--ドレイン領域
- 46--層間絶縁膜
- 47--ソース・コンタクト
- 48--ドレイン・コンタクト
- 49--コンタクト膜
- 50--画素電極
- 51--保護膜
- 52--液晶配向膜
- 53--共通電極
- 54--上面ガラス板
- 55--液晶

第5図



- 41--石英基板
- 46--層間絶縁層
- 50--画素電極
- 51--保護膜
- 52--液晶配向膜
- 53--共通電極
- 54--上面ガラス板
- 55--液晶
- 56--ソース信号線

第6図



- 41-石英基板
- 54-上面ガラス板
- 56-ソース信号線
- 57-ゲート信号線
- 58-ボンディングパッド
- 59-過渡部
- 60-垂直走査回路
- 61-水平走査回路